PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-319908
(43)Date of publication of application : 04.12.1998

(51)Int.Cl. G09G 3/30
G09G 3/20
G09G 3/20
H01L 33/00
H05B 33/08

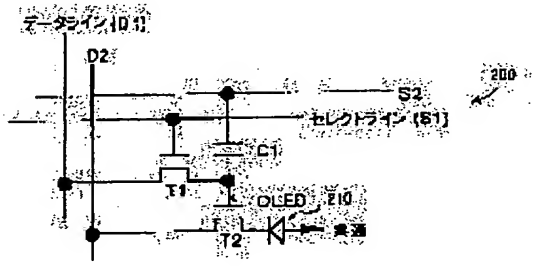
(21)Application number : 10-102736
(22)Date of filing : 14.04.1998

(71)Applicant : SARNOFF CORP
(72)Inventor : ROGER GREEN STEWART
ALFRED CHARLES IPURI

(30)Priority
Priority number : 97 834067 Priority date : 14.04.1997 Priority country : US

(54) DISPLAY PIXEL STRUCTURE FOR ACTIVE MATRIX ORGANIC LIGHT EMITTING DIODE (AMOLED), AND DATA LOAD/LIGHT EMITTING CIRCUIT THEREFOR

(57)Abstract:
PROBLEM TO BE SOLVED: To provide a display unit capable of being efficiently displayed at lower voltage and generally more profitable for all types of equipment applying the display unit.
SOLUTION: In this pixel structure used for a display unit using an organic light emitting diode (O-LED) 210, each pixel structure of an array comprises O-LED 210. The structure comprises a circuit part for allowing operation in three basic modes, that is a writing selection mode, a writing non-selection mode and a light emitting mode. Also the structure comprises a circuit part for selecting pixel structure so that data can be written in the pixel structure and a programmed current level indicated by data is added to the O-LED 210, a circuit part for causing non-selection in the pixel structure when data is written in pixel structure of different lines, and a circuit part for giving a programmed current level to the O-LED 20 and light emission in the O-LED 210.



LEGAL STATUS

[Date of request for examination] 04.03.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of

rejection]
[Date of extinction of right]

CLAIMS

[Claim(s)]
[Claim 1] So that it may be the pixel structure for using it for an indicator, it may have a light emitting diode (LED) and a data electrical potential difference can be written in this pixel structure When the pixel structure which it has a means for causing that this pixel structure is chosen, and said data express the programmed current level which should be given to LED, and is in a different line has data written in it, Pixel structure equipped with the means for applying the this programmed current level to LED, in order to have a means for causing that this pixel structure is made un-choosing and to make LED emit light.
[Claim 2] Pixel structure according to claim 1 further equipped with the means for supervising this current that flows during write-in programming at LED, and the feedback means for acquiring the current which adjusts a data electrical potential difference during write-in programming, and is desired.
[Claim 3] Said means for causing that pixel structure is made un-choosing is pixel structure according to claim 1 which intercepts alternatively the current which lets pass and flows to this LED while carrying out write-in programming of other pixel structures.
[Claim 4] Said means for causing that pixel structure is chosen is the pixel structure containing two selection lines and one transistor which are controlled independently according to claim 1.
[Claim 5] Said means for causing that pixel structure is un-chosen is the pixel structure containing two selection lines controlled independently and one transistor according to claim 1.
[Claim 6] Said means for adding is the pixel structure containing a capacitor and a transistor according to claim 1.
[Claim 7] It is the array of the pixel structure combined with the digital current source. Each pixel structure They are the 1st and 2nd data lines, the 1st and 2nd selection lines, and the 1st and 2nd transistors. Each transistor The capacitor for storing the potential which has a source electrode, a gate electrode, and a drain electrode, and expresses the programmed current level, Have an organic light emitting diode (O-LED), and the source electrode of this 1st transistor is combined with this 1st data line. The source electrode of this 2nd transistor is combined with this 2nd data line. It is combined with the 1st selection line. the gate electrode of this 1st transistor — this — the gate electrode of this 2nd transistor — this capacitor — going — this — the array of the pixel structure where it is combined with the 2nd selection line and the drain electrode of this 1st transistor, and the drain of this 2nd transistor is combined with this O-LED.
[Claim 8] The array of the pixel structure according to claim 7 further equipped with the means for being combined with these 1st and 2nd data lines, and driving each pixel structure in this array in write-in selection mode, the mode in which write-in it does not choose, and the three modes containing luminescence mode.
[Claim 9] It is the array of the pixel structure combined with the digital current source. Each pixel structure Have the 1st and 2nd data lines, and it has the 1st and 2nd selection lines. It has the 1st and 2nd transistors. Each transistor A source electrode, Have a gate electrode and a drain electrode, have a capacitor, and it has organic light emitting diode (O-LED). The source electrode of this 1st transistor is combined with this 1st data line. The source electrode of this 2nd transistor is combined with this 2nd data line. It is combined with the 1st selection line. the gate electrode of this 1st transistor — this — It is combined with the 2nd selection line and the drain electrode of this 1st transistor. the gate electrode of this 2nd transistor — this capacitor — going — this — It is combined with this O-LED and the drain electrode of this 2nd transistor is combined with these 1st and 2nd data lines. It has a means for driving each pixel structure in an array in write-in selection mode, the mode in which write-in it does not choose, and the three modes containing luminescence mode. This write-in selection mode So that the programmed current level may be attained in this pixel structure It causes that this pixel structure is chosen and said programmed current level expresses the brightness which should be displayed on this O-LED and which is desired. This mode in which write-in it does not choose When the pixel structure in a different line has data written in it, It is the array of pixel structure which it causes [array] driving this luminescence mode on the current level by which this O-LED was this programmed, and makes this pixel this emit light by causing that this pixel structure is un-chosen.
[Claim 10] So that it may be an approach for driving the pixel structure for using it as an indicator including organic light emitting diode (O-LED) and data can be written in this pixel structure When the pixel structure which it causes that write-in selection of this pixel structure is made, and said data express the programmed current level which should be applied to this O-LED, and is in a different line has data written in it, How to apply the this programmed current level to this O-LED, and cause [causes that this pixel structure is made un-/ write-in / choosing, and] that this O-LED emits light.

[Claim 11] For both the selection line, this pixel structure is an approach according to claim 10 made by the logic high when write-in selection of this pixel structure is made including two selection lines.
[Claim 12] For both the selection line, this pixel structure is an approach according to claim 10 made by the logic low when this pixel structure is un-[write-in] chosen including two selection lines.
[Claim 13] It is the approach according to claim 10 by which other selection lines are made by the logic high while one selection line is made by the logic low, when, as for this pixel structure, this pixel structure emits light including two selection lines.

[Translation done.]

* NOTICES *

1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]
[0001]
[Field of the Invention] Roughly, about pixel structure, in more detail, this invention has the three modes of operation, and this invention relates to the pixel (configure) structure formed using organic light emitting diode (O-LED).
[0002]
[Description of the Prior Art] The technique of an indicator (display) has spread round all the situations of today's everyday life on the dashboard of an automobile, a laptop computer, and a wrist watch from television. At the current time, the cathode-ray tube (CRT) has spread through drop application in 10-40 inch (diagonal line) drop size. However, CRT has many un-arranging including weight, lack of robustness, cost, and very high driver voltage being required.
[0003]
[Problem(s) to be Solved by the Invention] Recently, a passive matrix liquid crystal display (LCD) and an active-matrix liquid crystal display (AMLCD) have come to spread in the drop application of the middle range for those use by the laptop computer. AMLCD is becoming important also for [for smaller pixel size] a big graphic display machine. However, the main disadvantageous profits of AMLCD are requiring the tooth-back (back) light to which the size and weight of an indicator are made to increase substantially. Moreover, since backlighting is continuously applied even for the pixel of an OFF state, it draws the effectiveness which decreased.
[0004] Other approaches are defoamer bull mirror drops (DMD:deformable-mirror display) which set a foundation on a single-crystal-silicon technique. In this approach, the mirror (micro-machined) structure by which micro processing was carried out is doubled with the reflecting mode or the dispersive mode in bearing depending on whether it is written in the cel to which logic "1" or logic "0" corresponds (orient). A DMD drop must operate in the reflecting mode. For this reason, optics comes out [become more complicated and / a transparency (transimissive) drop or an emission (emissive) drop] in a small way or is not efficient. In addition, it is similar with AMLCD, and DMD needs the external light source and, for this reason, they are low larger effectiveness than a self-luminescence drop.
[0005] A field emission display machine (FED) may also be taken into consideration for much application. However, FED has the demand corresponding to it of having the leakage current with low the thing of inconvenient many with which CRT is associated, and the cathode electrical potential difference exceeding especially 100 volts being need and thin film transistor (TFT). FED has the comparatively low luminous efficiency covering the whole for use of the effectiveness in which "low-battery" fluorescent substances decreased in number, and high-voltage control voltage.

[0006] Finally, other types of an indicator and an active-matrix light emitting diode (AMEL) indicator emit light by passing a current through a light emission ingredient. In the case of EL, a light emission (for example, PN junction is formed from inorganic semiconductor materials, such as silicon or gallium arsenide) inorganic material lets an alternating current (AC) pass. A light emission inorganic material is arranged so that a dielectric may exist in the either side of the luminescent material. Since an electrical potential difference comparatively high for the existence of a dielectric produces sufficient light from luminescent material, it is required. A comparatively high electrical potential difference is among 100-200 volts typically.
[0007] Use and other factors of AC electrical potential difference restrict the effectiveness of a general drop.
[0008] Moreover, about the stability of an inorganic LED drop, the brightness of a light emission ingredient is saturated with applied voltage, after changing [quick] from OFF to ON. Supposing a drop operates in "turning on enough" on and the mode "turned off enough", all shifts of the transition electrical potential difference accompanying time amount also have only very slight **** on brightness.
[0009] these un-arranging [of various drop techniques] — an alignment — stopping — if — a lower electrical potential difference — needing — more — efficient — and probably, a better type of a general more advantageous drop is desired to all the types of drop application.
[0010]
[Means for Solving the Problem] This invention includes the pixel structure for using it on the display which uses an organic light emitting diode (O-LED). Each pixel structure of a whole array contains organic light emitting diode (O-LED). In addition, the structure is in the write-in selection mode in which the structure is in three fundamental modes, the mode in which write-in it does not choose, and luminescence mode, and contains the circuitry part for

permitting operating. This, therefore its structure so that data can be written in pixel structure The circuitry part for causing that pixel structure is chosen is included. When it has data with which the pixel structure which said data show the programmed current level which should be applied to O-LED, and is in a different line is written in the structure, The circuitry part of the ** sake which applies the programmed current level to OLED including the circuitry part for causing that the pixel structure is made un-choosing, and causes luminescence to O-LED is included.

[0011]

[Embodiment of the Invention] This invention is understood by best from the continuing detailed explanation, when it relates with an accompanying drawing and reads.

[0012] A good alternative is [to the indicator technique described in the column of the technical problem which the Prior art of this application and invention solve, and is made into ** rather than] an active-matrix organic light emitting diode (AMOLED) indicator. In the case of an AMOLED drop, it is used in order that an organic material may form LED rather than an inorganic material. The instantiation which uses an organic material in order to form LED is found out by U.S. Pat. No. 5,142,343 and U.S. Pat. No. 5,408,109, and these both sides are included by referring to here. The typical example of O-LED used with this invention is described by the detail below with reference to drawing 1 .

[0013] Directly, about O-LED, a direct current (DC) is passed through an organic diode ingredient, and light is generated. Conduction is the forward direction. increasing with time amount finds out the electrical potential difference needed for a light emission ingredient in order to emit given optical level through an experiment -- having -- saturation with substantial this, therefore transition electrical potential difference to "ON" from "OFF" -- nothing -- time amount -- increasing . however, it was found out that given optical level (brightness) was comparatively alike, and is also stable about the current which passes an organic diode ingredient. In addition, since threshold voltage is sensitive to a process (processing), for the process fluctuation in an O-LED manufacture process, the fixed small driver voltage level is not effective, and may be carried out.

[0014] This invention includes the configuration (configuration) of an O-LED pixel programmable (programmable) and independent of either the shift of the transition electrical potential difference of a pixel, or the shift of the threshold voltage in a transistor with a current.

[0015] The technique of this invention includes a separate current source programmable in digital one to each train (column) Rhine of a pixel array. Not only two selection lines S1 and S2 but two data lines D1 and D2 are offered to each pixel of the 1st typical example of this invention. The combination of a data line and a selection line offers the multimode actuation containing write-in selection mode, the mode in which write-in it does not choose, and luminescence mode of a pixel. In order to realize each in the mode, two transistors and one capacitor are formed so that it may act on an O-LED pixel list with a data line and a selection line (operatively) (configure). The detail of the configuration of an O-LED pixel and the mode of operation are described below with reference to a drawing. Although the typical example of this invention is described in relation to O-LED, it is also expected that this invention can be used with other similar drop elements called LED.

[0016] In the case of an AMOLED drop, since light is generated, DC current is passed through a diode ingredient. increasing with time amount finds out the electrical potential difference needed in order to emit given optical level -- having -- saturation with substantial this, therefore transition electrical potential difference to "ON" from "OFF" -- nothing -- time amount -- increasing . however, it was found out that boiled given optical level (brightness) comparatively and it is also stable to the current passed through a light emission ingredient. For this reason, if a desirable pixel is designed, in order to emit given brightness like [in the case of the AMEL drop of a conventional type], a fixed current can be supplied to a light emission ingredient, and a condition can be attached by the specific current rather than a specific electrical potential difference (programmed).

[0017] (Typical example of this invention) Before describing a pixel drive technique in a detail, the structure of O-LED is described. An O-LED ingredient has the important description of this invention in the fact of attaining the logic high (High) value of brightness in low driver voltage. In addition, the property of a current drive of an O-LED ingredient decreases remarkably a demand of the leakage current on an active-matrix drive transistor, and, for this reason, this invention is suitable for the glass substrate of low cost. O-LED adopted by this invention begins to emit light by about 2-10 volts typically.

[0018] Generally, the process for formation of the whole indicator which used O-LED contains ** which accumulates 3 (for color display machines) color shutter which forms some steps and 1 polish recon active-matrix circuitry part (circuitry), and which accumulates an O-LED ingredient on 2 active-matrix array and which carries out assembly of the panel which carried out 4 completion, and is tested.

[0019] As mentioned above, the 1st step in a typical manufacture process is formation of an active-matrix circuitry part. For this invention, a polish recon thin film transistor (TFT) technique is adopted. The desirable circuitry part which should be formed is described by the detail below with reference to drawing 2 and drawing 4 .

[0020] In a process, the 2nd step includes deposition of the LED ingredient to an active-matrix array top.

[0021] Drawing 1 shows typical instantiation of suitable O-LED manufacture, in order to use it with this invention. Reference of drawing 1 deposits and carries out pattern formation of a transparence conduction electrode called an indium stannic acid ghost (ITO) to the 1st. Deposition of a hole transportation layer, the doped emission layer, and the tooth-back layer of AlO3 follows this. An array is completed by the deposition of a MgAg up electrode which results in "a stack (stack, laminating)" of O-LED shown in drawing 1 .

[0022] For this invention, a chart 1 shows the typical thickness for each class of an O-LED stack.

一覧表1

層	厚さ
透明伝導電極	約７５０オングストローム
輸送層	約８００オングストローム
ドープされた放出層	約４００オングストローム
背面層	約４００オングストローム
上部電極	約２０００オングストローム。

[0023] Finally, an indicator is packed and tested. Although not shown, packaging contains the means and covering protective coat for making the reliable connection with mechanical support of a drop, and an external electrical circuit.
[0024] Remarkable effectiveness was proved [O-LED]. Luminous efficiency also has 15 l/w. The value of the brightness of 2000 cd/m2 is the operating voltage below 10 volts, and was attained with the current density of 20 mA/cm2. The order of the higher magnitude of brightness was measured in higher current density.
[0025] Drawing 2 shows the circuit diagram of the 1st typical example of the O-LED pixel structure where this invention was followed. Since it is expected that each pixel structure in the array (for example, 1024x1280) of a given pixel is the same, only one pixel structure is described. The configuration of the pixel shown in drawing 2 is programmable with a current, and independent of either of the shifts of the transition electrical potential difference of O-LED, or the threshold voltage of a transistor.
[0026] As shown in drawing 2 , the pixel structure 200 includes O-LED210, two transistors T1 and T2, two Rhine D1 and D2 run in the direction of data, and two Rhine S1 and S2 run in the selection direction. In addition, the pixel structure 200 contains a capacitor C1. By the typical example, each transistor contains the source, the gate and a drain, and a corresponding electrode.
[0027] The source electrode of the 1st transistor T1 is connected to the detail to data electrical-potential-difference Rhine D1. The source electrode of the 2nd transistor T2 is connected to data current Rhine D2. The gate electrode of the 1st transistor T1 is connected to the 1st selection line S1. The gate electrode of the 2nd transistor T2 is connected to the 2nd selection line S2 via the capacitor C1. The drain electrode of the 1st transistor T1 is not only connected to the storing capacitor (C1), but is connected to the gate electrode of the 2nd transistor T2.
[0028] As mentioned above, the combination of a data line and a selection line offers the multimode actuation containing write-in selection mode, the mode in which write-in it does not choose, and luminescence mode of a pixel 200. Each in the mode is described with reference to drawing 2 and drawing 3 below. Drawing 3 shows the timing chart about the mode of the typical actuation used with the O-LED pixel of drawing 2 here.
[0029] If their eyes are turned to write-in selection mode the 1st, in order to write in an intensity level into predetermined current level (I1) and this reason, and a pixel, a transistor T1 flows via the selection line S1. As a result, the electrical potential difference on the 1st data line D1 lets a transistor T1 pass, and is applied to the gate of a transistor T2. If the electrical potential difference applied to the gate of a transistor T2 is increased, a transistor T2 flows and it permits that the internal impedance decreases continuously until it reaches the current level I1 in data current Rhine D2, and the current level I1 is applied to O-LED210.
[0030] In write-in selection mode, a select signal S2 is held at the potential of a logic high.
[0031] The current level I1 which data current Rhine D2 is connected to O-LED210 through the transistor T2, therefore was attained flows through both a transistor T2 and O-LED. A shift will be compensated by the increment or reduction of an electrical potential difference which was accumulated in the both ends of a capacitor C1, and was added to the gate of a transistor T2 if the shift of the threshold voltage of a transistor T2 or the transition electrical potential difference of O-LED210 exists. In this way, even if any shifts in either O-LED or the transistor T2 and both operating characteristics exist, it has only **** inadequate for the brightness of this, therefore a pixel on the current which passes along O-LED.
[0032] The detailed timing for write-in selection mode, the mode in which write-in it does not choose, and luminescence mode is illustrated by drawing 3 . If drawing 3 is referred to, the write-in selection mode which is the 3rd period on a timing chart will require that both selection lines should be logic highs. That is, the 1st selection line S1 becomes a logic high, and it flows through a transistor T1, and permits that the 2nd selection line S2 for none other than the line (that particular row) also becomes logic yes (namely, write-in selection mode), and this flows through a transistor T2.
[0033] However, about the mode in which write-in it does not choose, the 2nd selection line S2 for all other lines is made by the logic low (Low) (namely, mode in which write-in it does not choose). In this way, the 2nd selection line S2 is used in order to make all T2 transistors on the line of an array in which data are not written un-flowing. As shown in drawing 2 , this is attained by combining the 2nd selection line S2 with an are recording terminal through a capacitor C1. When the selection line S2 is a logic low, to the mode in which write-in it does not choose, are concerned, there is nothing to the potential accumulated in the capacitor C1, the signal of the gate of a transistor T2 becomes a logic low, and it ensures that a current does not pass through a transistor T2 or O-LED210. Therefore, the current detected on data current Rhine D2 is flowing only into selected O-LED, and is not flowing into other pixels in alignment with a train.
[0034] As shown in drawing 3 , the 1st selection line S1 is made by the logic low, and the inside of luminescence

mode makes a transistor T1 un-flowing by it. The 2nd selection line S2 is made by coincidence at a logic high. The combination of the logic high potential on the selection line S2 and the potential in which it was stored on the capacitor C1 drives the gate of a transistor T2 on the adjusted level (programmed). With this way, O-LED is that programmed current (programmed) level (that is, it was programmed in write-in selection mode like), or emits light by brightness. Moreover, fixed control of a data line D2 is performed by the inside of luminescence mode so that it may be described with reference to drawing 4 below.

[0035] Since it needs to program the pixel structure 200 on specific current level, it has been developed in order that a peculiar current generating circuit may connect with typical pixel structure (INTAFEISU [interface and]). Drawing 4 shows the circuit diagram of the typical current generating circuit 400 where it is suitable to use it with the O-LED pixel structure of drawing 2 .

[0036] When drawing 4 is referred to, data lines D1 and D2 are the same data lines as what was shown in drawing 2 . The closed constant current loop formation containing the pixel of the selected line can be formed by combining data lines D1 and D2 from the current generating circuit 400 of drawing 4 to the data line of the pixel structure of drawing 2 as shown.

[0037] Transistor T3-T5 are combined with juxtaposition so that drawing 4 may see. Each of a transistor which expresses by putting the programmed digital voltage level together (collectively) receives an input on the gate. However, since the demanded programmable current value is generated, each of a transistor carries out a serial to a weighting **** capacitor appropriately, and is combined, respectively. The output with which the capacitor (C [2] 2 and 0.5C [2 and] 0.25C) was combined is combined not only with the gate of a transistor T6 but with the source of a transistor T8. A transistor T8 is used in order to control the electrical potential difference on data current Rhine D2 in luminescence mode. The current which was adopted in order for connection with T6 to complete a closed loop, then was supplied on data current Rhine D2 is controllable.

[0038] In order to write data in a pixel at a detail, the program digital voltage level G1 - G3 are given to transistor T3-T5, and the inclination (ramp) (R1) of a negative electrical potential difference is connected to the source of transistor T3-T5. the rate of change of an electrical potential difference [as opposed to time amount about an inclination R1] — effective capacity twice (C*xdV/dT) — it is carried out and the peculiar current level combined with D2 is set up. It comments on effective capacity being based on a mass of capacity value (namely, C [2] 2 and 0.5C [2 and] 0.25C) of each capacitor combined via each transistor. Ideally, maintenance of the voltage level on data current Rhine D2 will be carried out soon at touch-down potential. It is because this will be set to the luminescence voltage level on data current Rhine D2. (In luminescence mode, the signal L1 of a logic high combines data current Rhine D2 with touch-down potential through a transistor T8) .

[0039] About data electrical-potential-difference Rhine D1, a transistor T6 and a transistor T7 amplify the electrical potential difference which formed the inverter and was offered according to the current source on data current Rhine D2, and this reversed voltage level is connected to data electrical-potential-difference Rhine D1. It is increased by the electrical potential difference on data electrical-potential-difference Rhine D1 through the inclination R2 of a further forward electrical potential difference, and the "bootstrap" effectiveness of a capacitor C3. This circuit reaches the equilibrium condition which O-LED210 drives according to the current specified and programmed by signals G1 and G2 and G3.

[0040] As mentioned above, fixed control of a data line D2 is performed in luminescence mode. In a detail, since it has data current Rhine D2 in touch-down potential in luminescence mode, a transistor T8 flows. In order that a transistor T8 may deal with all the currents that pass along all O-LED connected to the specific data line, it comments on a transistor T8 being a comparatively big transistor.

[0041] According to the example shown in drawing 4 , working, the typical current on D2 is 1microampere in a write mode, and it is 1mA in luminescence mode. Moreover, the electrical potential difference in the source of T8 is 1 volt. The typical electrical potential difference on D1 is 8v in a write mode, and is "with no interest (don't care)" at luminescence mode.

[0042] The combination of the pixel structure 200 and the current generating circuit 400 makes it possible to design a high definition O-LED drop with a long life in spite of the instability of either good gray-scale homogeneity, LED or TFT. Since a circuit 400 drives polish recon and an amorphous silicon AMOLED drop, it comments on it being well suitable especially.

[0043] Drawing 5 shows the circuit diagram of the 2nd typical example of the O-LED pixel element according to this invention. The pixel structure 500 shown in drawing 5 is similar with the structure shown in drawing 2 , and includes multimode actuation. However, between the pixel structure 200 and the pixel structure 500, some differences exist so that it may be predicted. For example, the pair of the data line of drawing 2 and a selection line was transposed to the single data line and the single selection line in the pixel structure shown in drawing 5 .

[0044] When their eyes are turned to drawing 5 , the pixel structure 500 includes O-LED510, two transistors T1 and T2, one Rhine D1 run in the direction of data, and one Rhine S1 run in the selection direction. By the typical example, each transistor contains the source, the gate and a drain, and a corresponding electrode. , it is similar to the pixel structure 200, and the pixel structure 500 contains the capacitor C1 with which the potential which determines the luminescence level of a pixel is stored in level. The source of the 1st transistor T1 is connected to the data line D1. The source electrode of the 2nd transistor T2 is connected to the data line D1. The gate electrode of the 1st transistor T1 is connected to the selection line S1. The gate electrode of the 2nd transistor T2 is connected to the selection line S1 via the capacitor C1. The drain electrode of the 1st transistor T1 is not only connected to the are recording capacitor C1, but is connected to the gate electrode of the 2nd transistor T2.

Furthermore, the switching power line is altogether combined with the gate of a transistor T2, the drain of a transistor T1, and the capacitor C1 through the capacitor C2.
[0045] Like actuation of the pixel structure 200, the combination of a data line and a selection line offers multimode actuation of the pixel 500 containing write-in selection mode, the mode in which write-in it does not choose, and luminescence mode.
[0046] About write-in selection mode, the pixel structure 200 makes a single selection line a logic high with the pixel structure 500 to having required that both selection lines should be made by the logic high. It is similar with such, then making both the selection line within the pixel structure 200 into a logic high, and the terminal of a capacitor C1 combines with a logic high. And if it is made such again, a transistor T1 will flow and the pixel structure 500 will be put on a write mode. At this point, the current desired is impressed on a data line D1 on the occasion of an attempt in order to drive a pixel 510. However, the current from a data line D1 is passed to the gate of a transistor T2 through a transistor T1 until a transistor T2 fully flows. The gate of a transistor T2 reaches sufficient electrical potential difference, and reaches promptly at the equilibrium point which conducts the current desired through a transistor T2. If this point is reached, the pixel structure 500 will be then programmed on the current level desired. It is because the potential with a selection line S1 and capacitor C1 top put together conducts the programmed current, so the gate of a transistor T2 is held to sufficient potential.
[0047] When the selection line S1 is made by the logic low about the mode in which write-in it does not choose, a transistor T1 is made un-flowing, and the same negative deviation as having been generated in the pixel structure 200 arises on C1, and it makes switch-off unconditionally every pixel which is not chosen.
[0048] About luminescence mode, the selection line S1 is made by the logic high, and D1 is made by the logic low. In addition, a switching pulse builds a shunt to a current source, and a data line is combined with the source of action potential. A switching pulse connects the source of action potential to a capacitor C2 at coincidence. The logic high level on the charge accumulated in the join of capacitors C1 and C2 and the selection line S1 makes it make it conduct only the current by which the transistor T2 was programmed through O-LED510. The gate of T2 is returned to the value near the current programmed in write-in selection mode by it.
[0049] According to the example shown in drawing 5 , the current on typical D1 in a write mode is 1microampere working, and the inside of luminescence mode is 1mA. Again, the typical electrical potential difference on D1 is 8V in a write mode.
[0050] Although not described by the detail, the additional example of alternative pixel structure expected is shown in drawing 6 -9. This contractor that gained this indication will recognize how the actuation and the current generating circuit of drawing 4 where the example described in relation to drawing 2 and 5 was described give, and each typical example operates with ****. Depending on a specific example, the current generation source 400 may need trifling deformation, in order to measure the facilities of the need for interconnect and timing.
[0051] Drawing 6 shows the circuit diagram of the 3rd typical example of the O-LED pixel element according to this invention to a detail. Directly, a data line and a selection line are operated in order to install the potential relevant to the programmed current level on C1. Then, in luminescence mode, the stored potential drives the gate of a transistor T2 on proper level, and it permits that the proper amount of a current passes O-LED610.
[0052] Drawing 7 shows the circuit diagram of the 4th typical example of the O-LED pixel element according to this invention. Directly, transistors T1 and T2 and T3 are manufactured using a PMOS technique so that drawing 7 may see. Not only a data line but a selection line and a current source are operated in order to set up the potential relevant to the programmed current level on C1. In luminescence mode, the stored electronegative potential drives the gate of a transistor T2 on proper level, and it permits that the proper amount of a current passes to O-LED710. In addition, when this device flows through the pixel structure 700 including the reset mechanism in the format of T3, it causes ****** to which the potential stored on C1 discharges.
[0053] Drawing 8 shows the circuit diagram of the 5th typical example of the O-LED pixel structure where this invention was followed. The 5th typical example programs in a similar way. However, this example is suitable only to a smaller drop, excluding [therefore] frame are recording.
[0054] Drawing 9 shows the circuit diagram of the 6th typical example of the O-LED pixel structure where this invention was followed. It is similar with the example of drawing 7 , and this example adopts a PMOS transistor. Directly, a data line and a selection line operate that the potential relevant to the programmed current level should be set up on C1 by which one electrode is grounded in this example. Then, in luminescence mode, the stored potential drives the gate of a transistor T2 on proper level, and it permits that the proper amount of a current passes O-LED910 from Vdd.
[0055] Also although this invention should be illustrated with reference to a specific example here and it describes it, this invention is not having what should be restricted to the shown detail meant. Rather, various deformation in a detail may be made at the field of the equal object of a claim, and within the limits, without separating from the pneuma of this invention.
[0056]
[Effect of the Invention] As explained to the detail above, by the approach for driving the array of the pixel structure concerning this invention, and pixel structure, and pixel structure, on a lower electrical potential difference, it is more efficient and the better type of a general more advantageous drop can be offered to drop application.

[Translation done.]

(19)日本国特許庁（ＪＰ）　(12)公開特許公報（Ａ）　(11)特許出願公開番号
特開平10−319908
(43)公開日　平成10年(1998)12月4日

(51)Int.Cl.⁶	識別記号	FI	
G09G 3/30		G09G 3/30	J
3/20	624	3/20	624B
	641		641D
H01L 33/00		H01L 33/00	J
H05B 33/08		H05B 33/08	

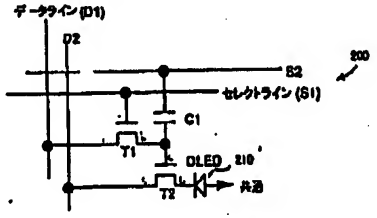
審査請求　未請求　請求項の数13　ＯＬ　（全９頁）

(21)出願番号　特願平10−102736
(22)出願日　平成10年(1998)４月14日
(31)優先権主張番号　０８／８３４０６７
(32)優先日　1997年４月14日
(33)優先権主張国　米国（ＵＳ）

(71)出願人　597079016
サーノフ　コーポレイション
アメリカ合衆国，ニュージャージー州　08543，プリンストン　シーエヌ　5300，ワシントン　ロード　201
(72)発明者　ロジャー　グリーン　スチュワート
アメリカ合衆国，　ニュー　ジャージー州，　プリンストン，　シーエヌ　5300　ワシントン　ロード　201
(72)発明者　アルフレッド　チャールズ　イプリ
アメリカ合衆国，　ニュー　ジャージー州，　プリンストン，　シーエヌ　5300　ワシントン　ロード　201
(74)代理人　弁理士　長谷川　芳樹　（外５名）

(54)【発明の名称】　アクティブマトリックス有機発光ダイオード（AMOLED）の表示ピクセル構造とそのためのデータロード／発光回路

(57)【要約】
【課題】　より低い電圧を必要とし、より効率的で、表示電応用の全クイプに対して一般的により有利である表示器を提供する。
【解決手段】　有機発光ダイオード（ＯーＬＥＤ）２１０を使用した、表示器で使用するピクセル構造が記述される。アレイの各ピクセル構造はＯーＬＥＤ２１０を含む。その構造は、３つの基本的モード、書込み選択モード、書込み非選択モード、及び発光モードで動作することを許容するための回路部分を含み、データがピクセル構造に書込まれることができ、データが示すプログラムされた電流レベルをＯーＬＥＤに加えるように、ピクセル構造が選択されることを生じさせる回路部分と、異なる行のピクセル構造がそれにデータを書込まれているときに、ピクセル構造に非選択を引き起すための回路部分と、プログラムされた電流レベルをＯＬＥＤに与え、ＯーＬＥＤに発光を引き起すための回路部分とを含む。



【特許請求の範囲】
【請求項１】　表示器に使用するためのピクセル構造であって、
発光ダイオード（ＬＥＤ）を備え、
データ電圧が該ピクセル構造に書込まれることができるように、該ピクセル構造が選択されることを引き起こすための手段を備え、前記データはＬＥＤに与えられるべきプログラムされた電流レベルを表し、
異なる行にあるピクセル構造がそれに書込まれたデータを持っているとき、該ピクセル構造が非選択にされることを引き起こすための手段を備え、
ＬＥＤを発光させるために、該プログラムされた電流レベルをＬＥＤに加えるための手段を備える、ピクセル構造。
【請求項２】　書込みプログラミング中にＬＥＤに流れる該電流を監視するための手段と、
書込みプログラミング中にデータ電圧を調節し、監視される電流を得るためのフィードバック手段と、を、更に備える請求項１に記載のピクセル構造。
【請求項３】　ピクセル構造が非選択にされることを引き起こすための前記手段は、他のピクセル構造を書込みプログラミングしている間、該ＬＥＤに通して流れる電流を選択的に遮断する、請求項１に記載のピクセル構造。
【請求項４】　ピクセル構造が選択されることを引き起こすための前記手段は、独立して制御される２本のセレクトラインと１つのトランジスタとを含む、請求項１に記載のピクセル構造。
【請求項５】　ピクセル構造が非選択されることを引き起こすための前記手段は、２本の独立して制御されるセレクトラインと１つのトランジスタとを含む、請求項１に記載のピクセル構造。
【請求項６】　加えるための前記手段は、キャパシタとトランジスタとを含む、請求項１に記載のピクセル構造。
【請求項７】　デジタル電流源に結合されたピクセル構造のアレイであって、各ピクセル構造は、
第１及び第２のデータラインと、
第１及び第２のセレクトラインと、
第１及び第２のトランジスタであって、各トランジスタは、ソース電極、ゲート電極、及びドレイン電極を有し、
プログラムされた電流レベルを表す電位を格納するためのキャパシタと、
有機発光ダイオード（ＯーＬＥＤ）と、を備え、
該第１のトランジスタのソース電極は該第１のデータラインに結合され、該第２のトランジスタのソース電極は該第２のデータラインに結合され、該第１のトランジスタのゲート電極は該第１のセレクトラインに結合され、該第２のトランジスタのゲート電極は該キャパシタを経由して該第２のセレクトラインと該第１のトランジスタのドレイン電極とに結合され、該第２のトランジスタのドレインは該ＯーＬＥＤに結合されている、ピクセル構造のアレイ。
【請求項８】　該第１及び第２のデータラインに結合され、該アレイ内の各ピクセル構造を、書込み選択モード、書込み非選択モード、及び発光モードを含む３つのモードで駆動するための手段を、更に備える請求項７に記載のピクセル構造のアレイ。
【請求項９】　デジタル電流源に結合されたピクセル構造のアレイであって、各ピクセル構造は、
第１及び第２のデータラインを備え、
第１及び第２のセレクトラインを備え、
第１及び第２のトランジスタを備え、各トランジスタはソース電極、ゲート電極、及びドレイン電極を有し、
キャパシタを備え、
有機発光ダイオード（ＯーＬＥＤ）を備え、
該第１のトランジスタのソース電極は該第１のデータラインに結合され、該第２のトランジスタのソース電極は該第２のデータラインに結合され、該第１のトランジスタのゲート電極は該第１のセレクトラインに結合され、該第２のトランジスタのゲート電極は該キャパシタを経由して該第２のセレクトラインと該第１のトランジスタのドレイン電極とに結合され、該第２のトランジスタのドレイン電極は該ＯーＬＥＤに結合され、
該第１及び第２のデータラインに結合され、書込み選択モード、書込み非選択モード、及び発光モードを含む３つのモードでアレイ内の各ピクセル構造を駆動するための手段を備え、該書込み選択モードは、プログラムされた電流レベルが該ピクセル構造内に達成されるように、該ピクセル構造が選択されることを引き起し、前記プログラムされた電流レベルは該ＯーＬＥＤ上に表示されるべき望まれる輝度を表し、該書込み非選択モードは、異なる行にあるピクセル構造がそれに書込まれたデータを持っているとき、該ピクセル構造が非選択されることを引き起して、該発光モードは該ＯーＬＥＤが該プログラムされた電流レベルで駆動されることを引き起し、該ピクセルを該発光させる、ピクセル構造のアレイ。
【請求項１０】　有機発光ダイオード（ＯーＬＥＤ）を含み、表示器として使用するためのピクセル構造を駆動するための方法であって、
データを該ピクセル構造に書込むことができるように、該ピクセル構造が書込み選択されることを引き起こし、前記データは該ＯーＬＥＤに加えられるべきプログラムされた電流レベルを表していて、
異なる行にあるピクセル構造がそれに書込まれたデータを持っているとき、該ピクセル構造が書込み非選択にされることを引き起こし、
該プログラムされた電流レベルを該ＯーＬＥＤに加え、該ＯーＬＥＤが発光することを引き起す、方法。

【請求項11】 該ピクセル構造は2本のセレクトラインを含み、両セレクトラインは該ピクセル構造が書込み選択されるとき論理ハイになされる、請求項10に記載の方法。

【請求項12】 該ピクセル構造は2本のセレクトラインを含み、両セレクトラインは該ピクセル構造が書込み非選択されるとき論理ロウになされる、請求項10に記載の方法。

【請求項13】 該ピクセル構造は2本のセレクトラインを含み、該ピクセル構造が発光されるとき一方のセレクトラインは論理ロウになされる一方で、他のセレクトラインは論理ハイになされる、請求項10に記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は概略的にはピクセル構造に関し、より詳しくは、本発明は、動作の3つのモードを有し、有機発光ダイオード（O-LED）を用いて形作られた（configure）ピクセル構造に関する。

【0002】

【従来の技術】表示器（display）の技術は、テレビジョンから自動車のダッシュボード、ラップトップコンピューク、腕時計まで、今日の日常生活のすべての状況に行き渡っている。現在の時点で、陰極線管（CRT）が10～40インチ（対角線）表示器サイズにおいて表示器アプリケーションに普及している。しかしながら、CRTは、重量、かんじょうさの不足、コスト、及び非常に高い駆動電圧が必要であることを含む多くの不都合を有する。

【0003】

【発明が解決しようとする課題】最近、パッシブマトリックス液晶表示器（LCD）及びアクティブマトリックス液晶表示器（AMLCD）が、ラップトップコンピュークでのそれらの使用のために、中間範囲の表示器アプリケーションにおいて普及するようになってきた。より小さなピクセルサイズのために、そして大きな映像表示器のためにも、AMLCDは重要になりつつある。しかしながら、AMLCDの主な不利益は、表示器のサイズおよび重量を実質的に増加させる背面（バック）ライトを要求することである。また、それは、オフ状態のピクセルのためにさえも背面照明が連続的に当てられるので、減少した効率を招く。

【0004】他のアプローチは、単結晶シリコン技術に基礎をおくデフォーマブル・ミラー表示器（DMD：deformable-mirror display）である。このアプローチでは、微細加工された（micro-machined）ミラー構造は、論理「1」又は論理「0」が対応するセルに書込まれているかに依存して、反射的モード又は分散的モードに方位が合わせられる（orient）。DMD表示器は反射的モードで動作しなければならない。このため、光学はより複雑になり、透過（transmissive）表示器又は放出（emissive）表示器ほどこぢんまりでなく又は効率的でない。加えて、AMLCDと類似して、DMDは外部光源を必要とし、このため、それらは自己発光表示器より大きく、そして低い効率である。

【0005】フィールドエミッション表示器（FED）もまた多くのアプリケーションのために考慮されるかも知れない。しかしながら、PEDは、CRTで遭遇される不都合の多くのもの、特に100ボルトを越えるカソード電圧が必要なことと、そして相互トランジスタ（TPT）が低い漏れ電流を有するというそれに対応する要求と、を有する。PEDは、「低電圧」蛍光体の減少された効率及び高電圧制御電圧の使用のために、全体にわたる比較的低い蛍光効率を有する。

【0006】最後に、表示器の他のタイプ、アクティブマトリックス発光ダイオード（AMEL）表示器は、光放出材料を通して電流を通過させることによって光を発する。ELの場合には、交流（AC）が（例えば、PN接合がシリコン又はガリウム砒化物といった無機半導体材料から形成される）光放出無機材料に通される。光放出無機材料は、誘電体が発光材料のいずれかの側に存在するように配置される。誘電体の存在のために、比較的高い電圧が、発光材料から十分な光を生じさせるために要求される。比較的高い電圧は、典型的には100～200ボルトの間にある。

【0007】AC電圧の使用および他の因子が、全般的な表示器の効率を制限する。

【0008】また、無機LED表示器の安定性に関して、光放出材料の輝度は、オフからオンへのすばやい遷移の後、印加電圧で飽和する。表示器が「十分オン」及び「十分オフ」モードで動作されるとすると、時間に伴う遷移電圧のあらゆるシフトも、輝度に非にごくわずかな影響をもつ。

【0009】様々な表示器技術のこれらの不都合を心の留めると、より低い電圧を必要とし、より効率的で、そして表示器アプリケーションのすべてのタイプに対して一般的により有利である表示器のより良好なタイプが望まれるだろう。

【0010】

【課題を解決するための手段】本発明は、有機発光ダイオード（O-LED）を使用するディスプレイで使用するためのピクセル構造を含む。全体アレイの各ピクセル構造は、有機発光ダイオード（O-LED）を含む。加えて、その構造は、その構造が3つの基本的モードである、書込み選択モード、書込み非選択モード、及び発光モードで、動作することを許容するための回路構成部分を含む。これ故に、その構造は、データをピクセル構造に書込むことができるように、ピクセル構造が選択されることを引き起こすための回路構成部分を含み、前記データはO-LEDに加えられるべきプログラムされた電流レベルを示し、異なる行にあるピクセル構造がその構造に書き込まれるデータを有しているとき、そのピクセル構造が非選択にされることを引き起こすための回路構成部分を含み、プログラムされた電流レベルをOLEDに加えO-LEDに発光を引き起こすための回路構成部分を含む。

【0011】

【発明の実施の形態】本発明は、添付図面と関連づけて読んだときに、引き続く詳細な説明から最良に理解される。

【0012】本出願の従来の技術および発明が解決しようとする課題の欄で記述された表示器技術に対するより良好な代替物は、アクティブマトリックス有機発光ダイオード（AMOLED）表示器である。AMOLED表示器の場合には、無機材料よりもむしろ有機材料がLEDを形成するために使用される。LEDを形成するために有機材料を使用する例示は、米国特許第5,142,343号及び米国特許第5,408,109号に見い出され、これら双方はここで参照することによって包含される。本発明と共に使用されるO-LEDの典型的な具体例は、図1を参照して以下に詳細に記述される。

【0013】簡的には、O-LEDに関しては、直流電流（DC）が有機ダイオード材料を通して通過され光を発生する。伝導は順方向である。実験を通して、所与の光レベルを発するために光放出材料にとって必要とされる電圧は、時間と共に増加することが見い出され、これ故に、「オフ」から「オン」への遷移電圧は、実質的な飽和なしに時間と共に増加する。しかしながら、所与の光レベル（輝度）が有機ダイオード材料を通過する電流に関して比較的に安定していることもまた見い出された。加えて、スレッショルド電圧はプロセス（processing）に敏感であるので、固定された小さな駆動電圧レベルは、O-LED製造プロセスにおけるプロセス変動のために、有効でなくされる可能性もある。

【0014】本発明は、電流でプログラム可能であり（programmable）、且つピクセルの遷移電圧のシフトまたはトランジスクにおけるスレッショルド電圧のシフトのいずれかに独立である、O-LEDピクセルの構成（configuration）を含む。

【0015】本発明の技術は、ピクセルアレイの各列（colums）ラインに対して、デジクル的にプログラム可能な別個の電流源を含む。本発明の第1の典型的な具体例の各ピクセルに対して、2本のセレクトラインS1及びS2だけでなく2本のデータラインD1及びD2が提供される。データラインとセレクトラインとの組合わせは、書込み選択モード、書込み非選択モード、及び発光モードを含む、ピクセルのマルチモード動作を提供する。モードの各々を実現するために、2つのトランジスタと1つのキャパシクが、O-LEDピクセル並びにデークライン及びセレクトラインとともに作用するように（operatively）形作られる（configure）。O-LEDピクセルの構成の詳細と動作のモードとが、図面を参照して以下に記述される。本発明の典型的な具体例は、O-LEDに関連して記述されているけれども、本発明は、LEDといった他の組成の表示器要素とともに使用することができることも予期される。

【0016】AMOLED表示器の場合には、DC電流が、光を発生するためにダイオード材料を通して通過される。所与の光レベルを発するために必要とされる電圧は、時間と共に増加することが見い出され、これ故に、「オフ」から「オン」への遷移電圧は、実質的な飽和なしに、時間と共に増加する。しかしながら、所与の光レベル（輝度）は、光放出材料を通して通過する電流に対して比較的に安定していることもまた見い出された。この理由のために、望ましいピクセルの設計をすれば、従来型のAMEL表示器の場合のように所与の輝度を発するために、光放出材料に一定の電流が供給されて、特定の電圧よりもむしろ特定の電流に条件づけられる（programmed）ことができる。

【0017】（本発明の典型的な具体例）ピクセル駆動技術を詳細に記述する前に、O-LEDの構造が記述される。本発明の重要な特徴は、O-LED材料が低い駆動電圧において輝度の論理ハイ（High）値を達成するという事実にある。加えて、O-LED材料の電流駆動の性質は、アクティブマトリックス駆動トランジスク上の漏れ電流の要求を著しく減少させ、このため、本発明は低コストのガラス基板に好適である。本発明で採用されたO-LEDは、典型的には約2～10ボルトで光を発し始める。

【0018】概して、O-LEDを使用した表示器全体の形成のためのプロセスはいくつかのステップ、

1）ポリシリコンアクティブマトリックス回路構成部分（circuitry）を形成する、

2）アクティブマトリックスアレイにO-LED材料を集積する、

3）（カラー表示器用の）カラーシャッターを集積する、

4）完成したパネルを組立し及びテストする、

を含む。

【0019】上述したように、典型的な製造プロセスにおける第1のステップは、アクティブマトリックス回路構成部分の形成である。本発明のために、ポリシリコン薄膜トランジスク（TFT）技術が採用される。形成されるべき望ましい回路構成部分は、図2及び図4を参照して以下に詳細に記述される。

【0020】プロセスにおいて第2のステップは、アクティブマトリックスアレイ上へのLED材料の堆積を含む。

【0021】図1は、本発明と共に使用するために好適なO-LED製造の典型的な例示を示す。図1を参照す

ると、第1に、インジウム錫酸化物（ITO）といった透明伝導電極が、堆積され、またパターン形成される。これに、ホール輸送層、ドープされた放出層、及びAl$_2$O$_3$の背面層の堆積が引き続く。アレイは、図1に示されるO－LEDの「スタック（stack、積層）」に結合するMgAg上部電極の堆積で完成される。

【0022】本発明のために、一覧表1はO－LEDスタックの各層のための典型的な厚さを示す。

一覧表1

層	厚さ
透明伝導電極	約750オングストローム
輸送層	約800オングストローム
ドープされた放出層	約400オングストローム
背面層	約400オングストローム
上部電極	約2000オングストローム。

【0023】最後に、表示器はパッケージされ、そしてテストされる。示されてはいないけれども、パッケージングは、表示器の機械的支持、外部電気回路への信頼できる接続を作るための手段、及び被覆保護層を含む。

【0024】O－LEDは、著しい効率を実証した。発光効率は、151／wもある。2000cd／m^{2}の輝度の値が、10ボルトより下の動作電圧で且つ20mA／cm^{2}の電流密度で達成された。より高い輝度の大きさのオーダが、より高い電流密度において測定された。

【0025】図3は、本発明に従ったO－LEDピクセル構造の第1の典型的な具体例の回路図を示す。所与のピクセルのアレイ（例えば1024×1280）における各ピクセル構造は同一であると予期されるので、ひとつのピクセル構造だけが記述される。図3に示されたピクセルの構成は、電流でプログラム可能であり、そしてO－LEDの遮移電圧又はトランジスタのスレッショルド電圧のシフトのいずれかと独立である。

【0026】図3に示されるように、ピクセル構造200は、O－LED210と、2つのトランジスタT1及びT2と、データ方向に走る2つのラインD1及びD2と、セレクト方向に走る2つのラインS1及びS2とを含む。加えて、ピクセル構造200は、キャパシタC1を含む。典型的な具体例では、各トランジスタは、ソース、ゲート、及びドレインと、対応する電極とを含む。

【0027】詳細には、第1のトランジスタT1のソース電極は、データ電圧ラインD1へ接続されている。第2のトランジスタT2のソース電極は、データ電流ラインD2へ接続されている。第1のトランジスタT1のゲート電極は、第1のセレクトラインS1へ接続されている。第2のトランジスタT2のゲート電極は、キャパシタC1を経由して第2のセレクトラインS2へ接続されている。第1のトランジスタT1のドレイン電極は、格納キャパシタ（C1）へ接続されているだけでなく第2のトランジスタT2のゲート電極へも接続されている。

【0028】上述したように、データライン及びセレクトラインの組合わせは、書込み選択モード、書込み非選択モード、及び発光モードを含む、ピクセル200のマルチモード動作を提供する。そのモードの各々は、以下に図3及び図4を参照して記述される。ここで図3は、図2のO－LEDピクセルとともに使用される典型的な動作のモードに関するタイミング図を示す。

【0029】第1に書込み選択モードに目を向けると、所定の電流レベル（I1）、そしてこれ故、ピクセル内へ輝度レベル、を書込むために、トランジスタT1はセレクトラインS1を経由して導通される。結果として、第1のデータラインD1上の電圧が、トランジスタT1を通して、トランジスタT2のゲートに加えられる。トランジスタT2のゲートに加えられた電圧が増加されると、トランジスタT2が導通し、そしてその内部インピーダンスは、データ電流ラインD2において電流レベルI1に到達するまで、継続的に減少して、電流レベルI1がO－LED210に加えられることを許容する。

【0030】書込み選択モード中には、セレクト信号S2が論理ハイの電位に保持される。

【0031】データ電流ラインD2は、トランジスタT2を通してO－LED210に接続されており、従って、達成された電流レベルI1はトランジスタT2及びO－LEDの両方を通って流れる。トランジスタT2のスレッショルド電圧又はO－LED210の遮移電圧のシフトが存在するならば、シフトはキャパシタC1の両端に蓄積され且つトランジスタT2のゲートに加えられた電圧の増加又は減少によって補償される。このやり方で、O－LED若しくはトランジスタT2のいずれか又は双方の動作特性におけるいかなるシフトも、存在したとしても、O－LEDを通る電流に、これ故にピクセルの輝度に、不十分な影響しかもたない。

【0032】書込み選択モード、書込み非選択モード、及び発光モードのための詳細なタイミングが、図3に図示されている。図3を参照すると、タイミング図上の3番目の期間である書込み選択モードは、両方のセレクトラインが論理ハイであることを要求する。すなわち、第1のセレクトラインS1が論理ハイになりトランジスタT1を導通して、そしてほかならぬその行（that particular row）のための第2のセレクトラインS2もまた、論理ハイ（すなわち書込み選択モード）になり、これがトランジスタT2を導通することを許容する。

【0033】しかしながら、書込み非選択モードに関しては、すべての他の行のための第2のセレクトラインS2が、論理ロウ（Low）（すなわち書込み非選択モード）になされる。このやり方で、第2のセレクトラインS2は、データが書込まれていない、アレイの行上のすべてのT2トランジスタを非導通にするために使用される。図2に示されるように、これは、キャパシタC1を通して第2のセレクトラインS2を容量結合に結合することによって達成される。セレクトラインS2が論理ロウであるとき、書込み非選択モードに対しては、キャパシタC1に蓄積された電位に関わりなく、トランジスタT2のゲートの信号は論理ロウになり、電流がトランジスタT2又はO－LED210を通して通過しないことを確実にする。従って、データ電流ラインD2上に検出されている電流は、選択されたO－LEDだけに流入していて、列に沿った他のピクセルには流入していない。

【0034】図3に示されるように、発光モード中は、第1のセレクトラインS1が論理ロウになされ、それによってトランジスタT1を非導通にする。同時に、第2のセレクトラインS2が、論理ハイになされる。セレクトラインS2上の論理ハイ電位とキャパシタC1上の格納された電位との組合わせが、トランジスタT2のゲートをその調整された（programed）レベルに駆動する。このやり方で、O－LEDはそのプログラムされた（programed）電流レベルで（すなわち、書込み選択モード中にプログラムされたように）又は輝度で発光する。また、発光モード中は、以下に図4を参照して記述されるように、データラインD2の一定の制御が実行される。

【0035】ピクセル構造200は特定の電流レベルでプログラムされることを必要とするので、独特な電流発生回路が典型的なピクセル構造とつなぎ合わせる（interface、インタフェイスする）ために開発されてきた。図4は、図2のO－LEDピクセル構造とともに使用するのが好適な典型的な電流発生回路400の回路図を示す。

【0036】図4を参照すると、データラインD1及びD2は、図2に示されたものと同一のデータラインである。示されているように、図4の電流発生回路400から図2のピクセル構造のデータラインへデータラインD1及びD2を結合することによって、選択された行のピクセルを含む閉じた電流ループが形成されることができる。

【0037】図4に見られるように、トランジスタT3～T5が並列に結合されている。プログラムされたデジタル電圧レベルをひとまとめにして（collectively）表すトランジスタの各々は、そのゲート上に入力を受ける。しかしながら、トランジスタの各々は、要望されたプログラム可能な電流値を発生するために適切に重みづけられたキャパシタと直列してそれぞれ結合されている。キャパシタ（C2、0．5C2、及び0．25C2）の組み合わされた出力は、トランジスタT6のゲートだけでなくトランジスタT8のソースにも結合される。トランジスタT8は、発光モード中にデータ電流ラインD2上の電圧を制御するために使用される。T6への接続が帰還ループを完成させるために採用され、そうしてデータ電流ラインD2上に供給された電流を制御できる。

【0038】詳細には、ピクセルにデータを書込むために、プログラム・デジタル電圧レベルC1～C3がトランジスタT3～T5に与えられ、そして負電圧の傾斜（ramp）（R1）がトランジスタT3～T5のソースに接続される。傾斜R1に関して時間に対する電圧の変化の速度は、実効容量値（C'×dV／dT）されて、D2に結合された独特の電流レベルを設定する。有効容量は、それぞれのトランジスタを経由して結合されたキャパシタのひとまとまりの容量値（すなわちC2、0．5C2、及び0．25C2）に基づいていることが注記される。理想的には、データ電流ラインD2上の電圧レベルは、接地電位に近く維持されるであろう。なぜならこれがデータ電流ラインD2上の発光電圧レベルになるであろうからである。（発光モードでは、論理ハイの信号L1が、トランジスタT8を通してデータ電流ラインD2を接地電位に結合する）。

【0039】データ電圧ラインD1に関しては、トランジスタT6およびトランジスタT7は、インバータを形成しデータ電流ラインD2上の電流源によって提供された電圧を増幅して、またこの反転された電圧レベルはデータ電圧ラインD1に接続される。データ電圧ラインD1上の電圧は、さらに、正の電圧の傾斜R2とキャパシタC3の「ブートストラップ」効果を通して増加される。この回路は、信号G1、G2及びG3によって規定されプログラムされた電流によってO－LED210が駆動される平衡条件に達する。

【0040】上述したように、発光モード中に、データラインD2の一定の制御が実行される。詳細には、発光モード中に、データ電流ラインD2を接地電位にもっていくために、トランジスタT8は導通される。トランジスタT8は特定のデータラインに接続されたO－LEDのすべてを通る全電流を取扱うために、トランジスタT8が比較的大きなトランジスタであることが注記される。

【0041】図4に示された例によれば、動作中に、書込みモード中にD2上の典型的な電流は、1マイクロアンペアであり、発光モード中には1mAである。また、T8のソースにおける電圧は、1ボルトである。D1上における典型的な電圧は、書込みモード中には8vであり、発光モードには「関心なし（don't care）」である。

【0042】ピクセル構造200と電流発生回路400との組合わせは、良好なグレースケール均一性とLED又はTFTのいずれかの不安定性にもかかわらず長い寿命とを持つ高品位O－LED表示器を設計することを可能にする。回路400は、ポリシリコン及びアモルファスシリコンAMOLED表示器を駆動するために特に良く適していることが注記される。

【0043】図5は、本発明に従ったO－LEDピクセル装置の第2の典型的な実施例の回路図を示す。図5に示されたピクセル構造500は、図2に示された構造と類似して、マルチモード動作を含んでいる。しかしなが

る。予測されるように、ピクセル構造２００とピクセル構造５００との間にはいくつかの相違点が存在する。例えば、図２のデータライン及びセレクトラインの対は、図５に示されたピクセル構造において単一のデータライン及び単一のセレクトラインに置換えられた。

【００４４】図５に目を向けると、ピクセル構造５００は、O－LED５１０と、２つのトランジスタＴ１及びＴ２と、データ方向に走る１本のラインＤ１と、セレクト方向に走る１本のラインＳ１とを含む。典型的な具体例では、各トランジスタはソース、ゲート、及びドレインと、対応する電極とを含む。加えて、そしてピクセル構造２００に類似して、ピクセル構造５００は、ピクセルの発光レベルを決定する電位をレベルが格納されるキャパシタＣ１を含む。第１のトランジスタＴ１のソースは、データラインＤ１に接続されている。第２のトランジスタＴ２のソース電極は、データラインＤ１に接続されている。第１のトランジスタＴ１のゲート電極は、セレクトラインＳ１に接続されている。第２のトランジスタＴ２のゲート電極は、キャパシタＣ１を経由してセレクトラインＳ１に接続されている。第１のトランジスタＴ１のドレイン電極は、蓄積キャパシタＣ１に接続されるだけでなく第２のトランジスタＴ２のゲート電極にも接続されている。さらに、スイッチングパワーラインが、トランジスタＴ２のゲート、トランジスタＴ１のドレイン、及びキャパシタＣ１に、すべてキャパシタＣ２を通して結合されている。

【００４５】ピクセル構造２００の動作のように、データライン及びセレクトラインの組合わせが、書込み選択モード、書込み非選択モード、及び発光モードを含むピクセル５００のマルチモード動作を提供する。

【００４６】書込み選択モードに関しては、ピクセル構造２００は両方のセレクトラインが論理ハイになされることを要求したのに対して、ピクセル構造５００では、単一のセレクトラインを論理ハイにする。そのようすると、ピクセル構造２００内の両セレクトラインを論理ハイにするのと類似して、キャパシタＣ１の端子が論理ハイに結合する。そして、また、そのようにすると、トランジスタＴ１が導通し、ピクセル構造５００を書込みモードに置く。この点で、留まれる電流が、ピクセル５１０を駆動しようと試みに際し、データラインＤ１上に印加される。しかしながら、トランジスタＴ２が十分に導通するまで、データラインＤ１からの電流は、トランジスタＴ１を通ってトランジスタＴ２のゲートへ通過する。トランジスタＴ２のゲートが十分な電圧に達し、トランジスタＴ２を介して留まれる電流を通す平衡点に速やかに到達する。この点に到達すると、そのとき、ピクセル構造５００は、留まれる電流レベルでプログラムされる。なぜなら、セレクトラインＳ１上とキャパシタＣ１上との組み合わされた電位が、プログラムされた電流を伝導するために十分な電位にトランジスタＴ２のゲートを保持するからである。

【００４７】書込み非選択モードに関しては、セレクトラインＳ１が論理ロウになされるとき、トランジスタＴ１は非導通にされ、ピクセル構造２００において生じたのと同じ負の跳躍がＣ１上に生じて、どの選択されていないピクセルをも無条件にスイッチオフにする。

【００４８】発光モードに関しては、セレクトラインＳ１が論理ハイになされ、またＤ１が論理ロウになされる。加えて、スイッチングパルスが電流源に分路をつくり、データラインを動作電位源に結合させる。同時に、スイッチングパルスは、動作電位源をキャパシタＣ２に接続する。キャパシタＣ１とＣ２の接合点に蓄積された電荷およびセレクトラインＳ１上の論理ハイレベルは、トランジスタＴ２がプログラムされた電流だけをO－LED５１０を通して伝導するようにさせる。Ｔ２のゲートは、それによって、書込み選択モード中にプログラムされた電流に近い値に戻される。

【００４９】図５に示された例によれば、動作中に、書込みモード中の典型的なＤ１上の電流は１マイクロアンペアであり、発光モード中は１ｍＡである。再び、Ｄ１上の典型的な電圧は、書込みモード中では８Ｖである。

【００５０】詳細には記述されていないけれども、代替的なピクセル構造の追加的な予測される実施例が、図６～９に示されている。本開示を手にした当業者は、図２及び５に関連して述べられた実施例の記述された動作と図４の電流発生回路とが与えられると、どのように各々の典型的な具体例が動作するかを理解するだろう。特定の実施例に依存して、電流発生器４００は、相互接続とタイミングの必要性の調整をはかるために些細な変形を必要とするかもしれない。

【００５１】詳細には、図６は、本発明に従ったO－LEDピクセル要素の第３の典型的な実施例の回路図を示す。端的には、データライン及びセレクトラインは、プログラムされた電流レベルに関連した電位をＣ１上に設置するために操作される。その後、発光モード中には、格納された電位がトランジスタＴ２のゲートを適正なレベルに駆動し、電流の適正量がO－LED６１０を通過することを許容する。

【００５２】図７は、本発明に従ったO－LEDピクセル要素の第４の典型的な実施例の回路図を示す。端的には、図７に見られるように、トランジスタＴ１、Ｔ２及びＴ３はPMOS技術を使用して製造される。データラインだけでなく、セレクトラインおよび電流源も、プログラムされた電流レベルに関連した電位をＣ１上に設定するために操作される。発光モード中には、格納された負の電位が、トランジスタＴ２のゲートを適正なレベルに駆動し、電流の適正量がO－LED７１０に通過することを許容する。加えて、ピクセル構造７００は、Ｔ３の形式でのリセット機構を含み、この機構は、導通されたときに、Ｃ１上に格納された電位が放出することをを引き起こす。

【００５３】図８は、本発明に従ったO－LEDピクセル構造の第５の典型的な実施例の回路図を示す。第５の典型的な実施例は、類似したやり方でプログラムを行う。しかしながら、この実施例は、フレーム記憶を含まず、従ってより小さな表示器に対してのみ好適である。

【００５４】図９は、本発明に従ったO－LEDピクセル構造の第６の典型的な実施例の回路図を示す。図７の実施例と類似して、本実施例はPMOSトランジスタを採用する。端的には、データライン及びセレクトラインは、プログラムされた電流レベルに関連した電位を、本実施例においては一電極が接地されているＣ１上に設定すべく動作される。その後、発光モード中には、格納された電位はトランジスタＴ２のゲートを適正なレベルに駆動し、電流の適正量がＶｄｄからO－LED９１０を通過することを許容する。

【００５５】本発明は特定の実施例を参照してここで図示され記述されたけれども、本発明は示された詳細に制限されるべきことを意図されていない。むしろ、本発明の精神から離れることなく、そして請求項の均等物の領域および範囲内において詳細には様々な変形がなされる可能性がある。

【００５６】

【発明の効果】以上詳細に説明したように、本発明に係わるピクセル構造、ピクセル構造のアレイ、ピクセル構造を駆動するための方法では、より低い電圧で、より効率的であり、そして表示器アプリケーションに対して一般的により有利である表示器のより良好なタイプを提供できる。

【図面の簡単な説明】

【図１】図１は、有機発光ダイオード材料を含み、本発明で使用するのに好適な、表示器の製造（fabricatio n）の典型的な例示の構成図を示している。

【図２】図２は、本発明に従ったO－LEDピクセル構造の第１の典型的な具体例の回路図を示している。

【図３】図３は、図２のO－LEDピクセルとともに使用される典型的な動作モードのタイミング図を示している。

【図４】図４は、図２のO－LEDピクセルとともに使用するのに好適なデータスキャナ（又は電流源）の回路例を示している。

【図５】図５は、本発明に従ったO－LEDピクセル構造の第２の典型的な具体例の回路図を示している。

【図６】図６は、本発明に従ったO－LEDピクセル構造の第３の典型的な具体例の回路図を示している。

【図７】図７は、本発明に従ったO－LEDピクセル構造の第４の典型的な具体例の回路図を示している。

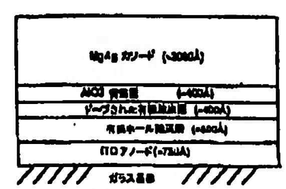
【図８】図８は、本発明に従ったO－LEDピクセル構造の第５の典型的な具体例の回路図を示している。

【図９】図９は、本発明に従ったO－LEDピクセル構造の第６の典型的な具体例の回路図を示している。

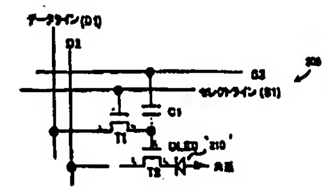
【符号の説明】

２００…ピクセル構造、２１０…O－LED、Ｔ１，Ｔ２…トランジスタと、Ｄ１，Ｄ２…データライン、Ｓ１，Ｓ２…セレクトライン、Ｔ３，Ｔ４，Ｔ５，Ｔ６，Ｔ７，Ｔ８…トランジスタ、４００…電流発生回路、５００…ピクセル構造、５１０…O－LED、６００…ピクセル構造、６１０…O－LED、７００…ピクセル構造、７１０…O－LED、８００…ピクセル構造、８１０…O－LED、９００…ピクセル構造、９１０…O－LED

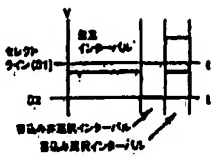
【図１】



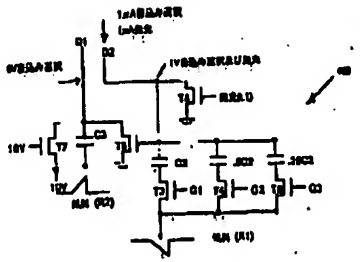
【図２】



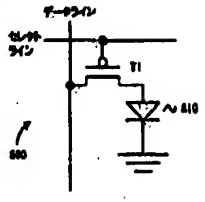
【図3】



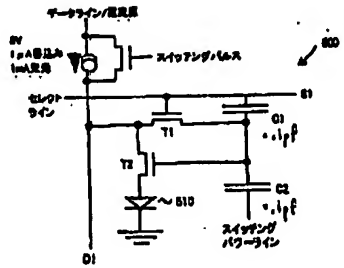
【図4】



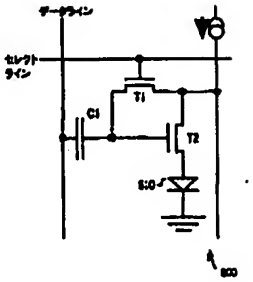
【図8】



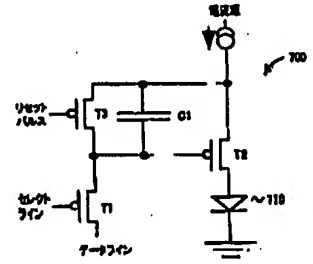
【図5】



【図6】



【図7】



【図11】